

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 59-182641

(43)Date of publication of application : 17.10.1984

(51)Int.CI.

H04H 5/00
H04B 1/10

(21)Application number : 58-056430

(71)Applicant : VICTOR CO OF JAPAN LTD

(22)Date of filing : 31.03.1983

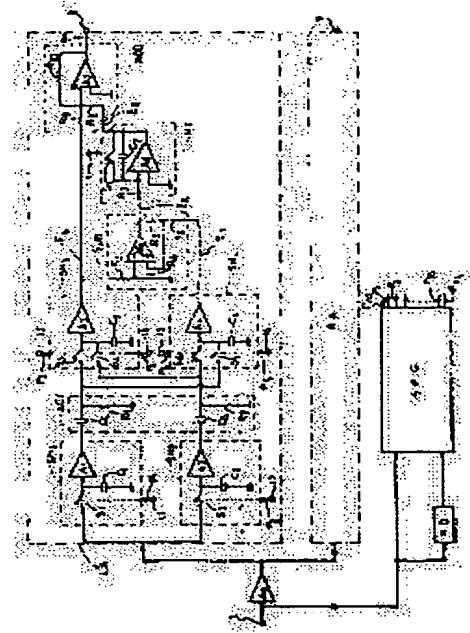
(72)Inventor : HIROHASHI KAZUTOSHI
ISHIGAKI YUKINOBU

(54) DEVICE FOR REDUCING IMPULSIVE NOISE IN RECEIVING FM BROADCAST WAVE

(57)Abstract:

PURPOSE: To reduce impulsive noise by performing sample holding in synchronizing with a pilot signal and eliminating a pilot component of a demodulation signal by means of an AC coupling means.

CONSTITUTION: An input signal including impulsive noise is given to sample holding circuits SH1, SH2 operated by sampling pulses P1, P2 and pulses P3, P4 advanced by phase from the pulses P1, P2 are obtained by supplying the output signal via the AC coupling means. A circuit SH3 is operated by the pulses P3, P4 and a circuit SH4 by pulses P5, P6 having the same frequency and phase as the pulses P1, P2. A linear interpolating signal to the input signal is produced based on slope information generated by an output signal of the circuits SH3, SH4 representing the state of the input signal just before impulsive noise in the signal is produced and just after the impulsive noise is lost, this signal and the output signal of the circuit SH3 are inputted to an adder circuit ADD, the impulsive noise is detected by a means ND, various sampling pulses and control pulses in synchronizing with the specific frequency component of the input signal are generated to reduce the impulsive noise.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

⑯ 日本国特許庁 (JP) ⑮ 特許出願公開
⑰ 公開特許公報 (A) 昭59-182641

⑯ Int. Cl.³
H 04 H 5/00
H 04 B 1/10

識別記号 庁内整理番号
6638-5K
K 6638-5K

⑯ 公開 昭和59年(1984)10月17日
発明の数 1
審査請求 未請求

(全 13 頁)

⑯ FM放送波の受信に際してのパルス性雑音の
低減装置

⑰ 特 願 昭58-56430
⑰ 出 願 昭58(1983) 3月31日

⑰ 発明者 広橋一俊
横浜市神奈川区守屋町3丁目12
番地日本ビクター株式会社内

⑰ 発明者 石垣行信
横浜市神奈川区守屋町3丁目12
番地日本ビクター株式会社内
⑰ 出願人 日本ビクター株式会社
横浜市神奈川区守屋町3丁目12
番地
⑰ 代理人 弁理士 今間孝生

明細書

1. 発明の名称

FM放送波の受信に際してのパルス性雑音の
低減装置

2. 特許請求の範囲

1. 予め定められた繰返し周波数を有している
第1のサンプリングパルスが供給されることによ
りサンプルホールド動作を行なう第1のサンプル
ホールド回路と、前記した第1のサンプリングパ
ルスと同一の繰返し周波数を有しているとともに、
前記した第1のサンプリングパルスとは異なる位
相を有している第2のサンプリングパルスが供給
されることによりサンプルホールド動作を行なう
第2のサンプルホールド回路と、FM復調器の
出力信号として得られるパルス性雑音を含む入力
信号を与えて入力信号をサンプルホールドする手
段と、前記した第1、第2のサンプルホールド回
路の出力信号を交流結合手段を介して、前記した
第1、第2のサンプリングパルスよりも、それぞ
れ僅かだけ位相が進んでいる第3、第4のサンプ

リングパルスが供給されることによりサンプルホ
ールド動作を行なう第3のサンプルホールド回路、
及び前記した第1、第2のサンプリングパルスと、
それぞれ同一の繰返し周波数及び同一の位相とを
有する第5、第6のサンプリングパルスが供給さ
れることによりサンプルホールド動作を行なう第
4のサンプルホールド回路とに与えてサンプルホ
ールド動作を行なわせる手段と、前記した第3の
サンプルホールド回路の出力信号と第4のサンプ
ルホールド回路の出力信号との差によって、入力
信号における傾斜情報を発生させる手段と、信号
中にパルス性雑音が生じる直前における入力信号
の情報を示している第3のサンプルホールド回路
の出力信号と、信号中からパルス性雑音がなくな
った状態の直後における入力信号の情報を示して
いる第4のサンプルホールド回路の出力信号とに
よって発生された傾斜情報を基づいて、前記した
入力信号に対する直線補間信号を生成させる手
段と、前記した第3のサンプルホールド回路の出力
信号と、前記した直線補間信号とが入力信号とし

て与えられる加算回路と、入力信号からパルス性雑音を検出する手段と、入力信号中の特定な周波数成分に同期した状態の各種のサンプリングパルスや制御パルスを発生させる手段とを備えてなるFM放送波の受信に際してのパルス性雑音の低減装置

2. 傾斜情報から直線補間信号を生成させる手段として、ミラー積分回路を用いてなる特許請求の範囲第1項に記載のFM放送波の受信に際してのパルス性雑音の低減装置

3. 発明の詳細な説明

(選択上の利用分野)

本発明は、FM放送波の復調信号中に含まれているパルス性雑音の低減が、聴感的に良好にできるパルス性雑音の低減装置に関するものである。

(従来技術と問題点)

オーディオ信号系を有する電気機器あるいは電子機器などの各種の機器のオーディオ信号系に対して、パルス性の雑音、例えば、自動車のイグニシション雑音あるいは他の電気機器で発生したパ

ルス性雑音が混入すると、オーディオ信号の品質が劣化してしまうことは周知のとおりであり、また、前記したパルス性雑音の混入によって生じるオーディオ信号の品質の劣化を低減させるために、従来から各種のパルス性雑音の低減方式が実施あるいは試みられて來っていることも周知のとおりである。

そして、パルス性雑音の混入によるオーディオ信号の品質の劣化の低減のために、従来から自動車ラジオや、FMチューナなどにおいて実用されて來ているパルス性雑音の低減方式の代表的なものの一つとしては、例えば、パルス性雑音の期間における信号レベルをパルス性雑音の期間の直前の信号レベルに保持して、パルス性雑音の低減を図かろうとする方式を挙げることができる。

第1図は、いわゆる、搬送波抑圧AM-FM方式用のFM受信機に、前記した従来例のパルス性雑音の低減方式を適用して構成したパルス性雑音の低減装置の一例構成のもののプロシク図であつて、この第1図において、1はFM復調器、2は

サンプルホールド回路、3はパルス性雑音の検出回路、4は、いわゆる、スイッチング方式によるステレオ復調回路、5、6はディエンファシス回路である。

さて、第1図に示す従来のパルス性雑音の低減装置は、そのFM復調器1の出力信号中にパルス性雑音が現われていない状態においては、サンプルホールド回路2におけるスイッチSがオンの状態となされており、したがつて、この状態におけるFM復調器1の出力信号は、サンプルホールド回路2でサンプルホールドされることなく、サンプルホールド回路2のスイッチS及び増幅器Aを介して直接に接続するステレオ復調器4に与えられる。

しかし、FM復調器1の出力信号中にパルス性雑音が生じたときには、パルス性雑音の検出回路3から出力される出力信号によって、サンプルホールド回路2におけるスイッチSがオフの状態にされるから、サンプルホールド回路2はそれのスイッチSがオフとなされた直前にサンプルホール

ド回路2へ供給されていた信号の電圧値によって充電されているコンデンサCの端子電圧と対応する一定の出力信号を後続のステレオ復調器4に供給する。

ところで、FM復調器1の出力信号中にパルス性雑音が生じている状態において、第1図示の従来のパルス性雑音の低減装置によつて行なわれる前記したような動作により、FM復調器1からの出力信号中に現われていた、例えば第2図のaに示されているような高い波高値を有するパルス性雑音Nは、サンプルホールド回路2の出力信号中においては、第2図のbにおけるN'で示す部分のように波高値が低いものとなされるのであり、したがつて、第1図示の従来のパルス性雑音の低減装置によれば、信号中に混入されたパルス性雑音を低減できるのである。

ところが、第2図のbに示すようなサンプルホールド回路2からの出力信号が、第1図中のステレオ復調器4に与えられた場合には、ステレオ復調器4から出力される左、右チャンネルの出力信

号は、第2回のc, d中にそれぞれ符号N_{hs}で示されているように、第2回のb中におけるN_hと対応してN_{hs}で示されるような雑音が信号中に生じている状態のものとなる。

前記のように、第2回のc, dに示されている信号中の雑音N_{hs}の内で、第2回のcに示されているLチャンネル信号中の雑音N_{hs}は、再生信号中に大きな雑音を生じさせるようなことはないが、第2回のdに示されているRチャンネル信号中の雑音N_{hs}は、Rチャンネル信号に新らなバースト状の雑音を付加することになる。

信号におけるパルス性雑音Nの発生のタイミングが、第2回示の例の場合と異なる場合には、Lチャンネル信号の方にバースト状の雑音が発生したり、あるいは、L, Rの両チャンネルの信号中に、前記したバースト状の新らな雑音が発生したりする。

前記のように、ステレオ復調動作が行なわれるこことによって信号中に新らな雑音N_{hs}が付加されることは、パルス性雑音の低減装置として望ま

しいことではなく、その改善策が求められた。

また、第1回示の従来例回路では、FM放送波に混入されるパルス性雑音が周期性を有しているような場合に、サンプルホールド回路2の出力と、FM復調信号中の副搬送波やバイロット信号などの干渉により、可聴周波数帯にピートダウンした信号成分が、再生信号の品質を著しく劣化させてしまうということも問題となつた。

(問題点を解決するための手段)

本発明は、予め定められた繰返し周波数を有している第1のサンプリングパルスが供給されることによりサンプルホールド動作を行なう第1のサンプルホールド回路と、前記した第1のサンプリングパルスと同一の繰返し周波数を有しているとともに、前記した第1のサンプリングパルスとは異なる位相を有している第2のサンプリングパルスが供給されることによりサンプルホールド動作を行なう第2のサンプルホールド回路とに、FM復調器の出力信号として得られるパルス性雑音を含む入力信号を与えて入力信号をサンプルホール

ドする手段と、前記した第1, 第2のサンプルホールド回路の出力信号を交流結合手段を介して、前記した第1, 第2のサンプリングパルスよりも、それぞれ僅かだけ位相が進んでいる第3, 第4のサンプリングパルスが供給されることによりサンプルホールド動作を行なう第3のサンプルホールド回路、及び前記した第1, 第2のサンプリングパルスが供給されることによりサンプルホールド動作を行なう第4のサンプルホールド回路とに与えてサンプルホールド動作を行なわせる手段と、前記した第3のサンプルホールド回路の出力信号を加算回路に対してそれの方信号として供給する手段と、前記した第3のサンプルホールド回路の出力信号と第4のサンプルホールド回路の出力信号との差によって、入力信号における傾斜情報を発生させる手段と、信号中にパルス性雑音が生じる直前における入力信号の情報を示している第3のサンプルホールド回路の出力信号と、信号中からパルス性雑音がなくなつた状態の直後における入力信号の情報を示している第4のサンプルホ

ールド回路の出力信号とによって発生された傾斜情報を基づいて、前記した入力信号に対する直線補間信号を生成させる手段と、前記した直線補間信号を前記した加算回路へ、その他の入力信号として与える手段と、入力信号からパルス性雑音を検出する手段と、入力信号中の特定な周波数成分に同期した状態の各種のサンプリングパルスや割御パルスを発生させる手段とを備えてなるFM放送波の受信に際してのパルス性雑音の低減装置を提供して、前記した従来例装置の問題点を解決したものである。

(実施例)

以下、添付図面を参照して本発明のFM放送波の受信に際してのパルス性雑音の低減装置の具体的な内容について詳細に説明する。

第3回は、本発明のFM放送波の受信に際してのパルス性雑音の低減装置の一実施例装置のプロトシク図であつて、この第3回において7はFM復調信号の入力端子、8はLチャンネルのステレオ復調信号の出力端子、9はRチャンネルのステレ

オ信号の出力端子である。入力端子7に供給されたFM復調信号は、増幅器A0を介してブロックLA, RAに与えられるとともに、雜音検出回路ND及び制御信号発生回路SPGとに与えられる。

前記したブロックLAは、パルス性雜音を含んでいる状態のFM復調信号から、パルス性雜音の低減された状態のLチャンネル信号を作り出して、それを出力端子8から出力しうるよう構成されているものであり、また、前記したブロックRAは、パルス性雜音を含んでいる状態のFM復調信号から、パルス性雜音の低減された状態のRチャンネル信号を作り出して、それを出力端子9から出力しうるよう構成されているものである。

そして、前記した各ブロックLA, RAは、それぞれ、4個のサンプルホールド回路と、1個の交流結合手段と、1個の減算回路と、1個のミラー積分回路と、1個の加算回路とによって同様な構成態様のものとして構成されているものであり、ただ、各ブロックLA, RAは、それらに設けられている4個のサンプルホールド回路と、1個の

ミラー積分回路などに対して制御信号発生回路SPGから供給されるべき各種のパルスのタイミング関係が異なるのみであるから、第3図中においては一方のブロックLAについてだけ、その具体的な構成を示すのに止め、他方のブロックRAについてはその具体的な構成の図示を行なつてはいない。

また、第3図中のブロックSPGで示す制御信号発生回路SPGの具体的な一例構成は第4図に示されている。さらに、第3図中の雜音検出回路NDとしては、信号中のパルス性雜音を検出するための雜音検出回路として従来から知られてる各種の雜音検出回路の内から、適当なものを選択して使用すれば良い。

第3図中に示されているブロックLAは、予め定められた繰返し周波数を有している第1のサンプリングパルスP1(第5図のパルスP1)が供給されることによりサンプルホールド動作を行なう第2のサンプルホールド回路SH2と、前記した第1, 第2のサンプルホールド回路SH1, SH2の出力信号が与えられる交流結合手段ACCと、前記した第1, 第2のサンプリングパルスP1, P2よりも、それぞれ僅かだけ位相が進んでいる第3, 第4のサンプリングパルスP3, P4(第5図のP3, P4)が供給されることによりサンプルホールド動作を行なう第3のサンプルホールド回路SH3と、前記した第1, 第2のサンプリングパルスP1, P2と同一の繰返し周波数と同一の位相とを有するサンプリングパルスP5, P6(第5図のP5, P6)が供給されることによりサンプルホールド動作を行なう第4のサンプルホールド回路SH4と、前記した第3のサンプルホールド回路SH3の出力信号と第4のサンプルホールド回路SH4の出力信号との差によつて、入力信号における傾斜情

報を発生させる減算回路SUBと、入力信号中にパルス性雜音が生じる直前における入力信号の情報を示している第3のサンプルホールド回路SH3の出力信号と、信号中からパルス性雜音がなくなつた状態の直後における入力信号の情報を示している第4のサンプルホールド回路SH4の出力信号とによって発生された傾斜情報に基づいて、前記した入力信号に対する直線補間信号を生成させようように構成されたミラー積分回路MIと、前記した第3のサンプルホールド回路SH3の出力信号が、その一方入力信号として与えられるとともに、前記した直線補間信号が、その他方入力信号として与えられる加算回路ADDとを備えて構成されている。なお、図中において、S1～S7はスイッチ、A0～A7は増幅器、R1～R10は抵抗、C1～C7はコンデンサであり、前記した各スイッチS1～S7は、後述の制御信号発生回路SPGから各端子11～17に供給される各種のパルスによつて、オン、オフ制御されるのである。

前記したブロックLAにおける第1～第4の各

サンプルホールド回路 SH1～SH4 に設けられているスイッチ S1～S6 へ与えられるサンプリングパルス P1～P6 は、搬送波抑圧 AM-FM 放送方式のパイロット信号と同一の帰返し周波数(19KHz)を有しているとともに、それらの位相はパイロット信号の位相に対して、それぞれ特定な位相関係となるようになっている。

第5図に示されているように、サンプリングパルス P1 とサンプリングパルス P2 とは、互に 180 度の位相差を有しており、また、サンプリングパルス P1 とサンプリングパルス P5 とは同位相、サンプリングパルス P2 とサンプリングパルス P6 とは同位相、サンプリングパルス P3 はサンプリングパルス P1 よりも僅かだけ進み位相のものとなされており、サンプリングパルス P4 はサンプリングパルス P2 よりも僅かだけ進み位相のものとなされている。

第5図に示されているパルス P11～P16 は、第3図中のプロツク LA と対応する構成を有するプロツク RA に設けられている各サンプルホールド

回路のスイッチに供給されるべき各サンプリングパルス P11～P16 であるが、これらの各サンプリングパルス P11～P16 と、前記したプロツク LA に設けられている各サンプルホールド回路 SH1～SH4 におけるスイッチ S1～S6 に供給されていた各サンプリングパルス P1～P6 とは、P1 と P11、P2 と P12、P3 と P13、……P6 と P16 というような対応関係で示されるものであるとともに、前記の各対応するパルスは互に 90 度の位相差を有しているものとなされている。

プロツク LA に供給された FM 傾調信号は、端子 11, 12 に対して制御信号発生回路 SPG からのサンプリングパルス P1, サンプリングパルス P2 が与えられてサンプルホールド動作を行なう第1, 第2 のサンプルホールド回路 SH1, SH2 によってサンプルホールドされるが、前記したサンプルホールド回路 SH1, SH2 には、パイロット信号に同期した 19KHz の帰返し周波数で、かつ、互に 180 度の位相差を有している如き第1, 第2 のサンプリングパルス P1, P2 が与えられて

いるから、前記した第1, 第2 のサンプルホールド回路 SH1, SH2 は、FM 傾調信号から L チャンネル信号をステレオ復調するステレオ復調器としての動作を行ない、したがつて、前記した第1, 第2 のサンプルホールド回路 SH1, SH2 から L チャンネル信号 ~~が~~ ^(この2点) が ~~出力される~~ ^(内) される。

そして、前記した第1, 第2 のサンプルホールド回路 SH1, SH2 は前述のように、FM 傾調信号中のパイロット信号に対して常に一定の位相関係を有している第1, 第2 のサンプリングパルス P1, P2 によって、サンプルホールド動作を行なつているから、FM 傾調信号中に含まれていたパイロット信号成分は、第1, 第2 のサンプルホールド回路 SH1, SH2 の出力信号中に直流成分として現われる。

そして、前記した第1, 第2 のサンプルホールド回路 SH1, SH2 からの出力信号は、交流結合手段 A.C.C を介して第3, 第4 のサンプルホールド回路 SH3, SH4 に与えられるが、前記した第1, 第2 のサンプルホールド回路 SH1, SH2

の出力信号中に含まれていたパイロット信号と対応する直流成分は、第1, 第2 のサンプルホールド回路 SH1, SH2 と、第3, 第4 のサンプルホールド回路 SH3, SH4 との間に設けられている交流結合手段 A.C.C によって除去されてしまうので、第3, 第4 のサンプルホールド回路 SH3, SH4 などへの入力信号中には、パイロット信号成分は現われることがない。~~この点は、FM 傾調信号中に含まれている 19KHz の一定大きさの信号成分に対してのみ問題である~~

第3 のサンプルホールド回路 SH3 は、前記した第1, 第2 のサンプルホールド回路 SH1, SH2 に与えられていたサンプリングパルス P1, P2 に比較して、僅かに位相が進んでいるサンプリングパルス P3, P4 によって、サンプルホールド回路 SH1, SH2 の出力信号に対してサンプルホールド動作を行なつている。

また、第4 のサンプルホールド回路 SH4 は、前記した第1, 第2 のサンプルホールド回路 SH1, SH2 に与えられていたサンプリングパルス

P1, P2と同一の繰返し周波数と位相とを有するサンプリングパルスP3, P4によって、サンプルホールド回路SH1, SH2の出力信号に対してサンプルホールド動作を行なっている。

したがつて、第3のサンプルホールド回路SH3からの出力信号は、第1(または、第2)のサンプルホールド回路SH1(SH2)から現在出力されている標本値の1つ以前の標本値と対応しているものであり、また、第4のサンプルホールド回路SH4からの出力信号は、第1(または、第2)のサンプルホールド回路SH1(SH2)から現在出力されている標本値ものである。

前記した第3, 第4のサンプルホールド回路SH3, SH4からの出力信号は、減算回路SUBに對して与えらるが、減算回路SUBは図示の例では、増幅器A5と抵抗R3～R6とによって構成されているものとして示されている。

第3のサンプルホールド回路SH3からの出力信号が被減数信号として与えられているとともに、第4のサンプルホールド回路SH4からの出力信

号が減数信号として与えられている減算回路SUBからの出力信号は、レチヤンセルの信号における1標本化周期だけ離れている2つの信号部分間の傾斜情報を示している。

減算回路SUBから出力された出力信号は、増幅器A6と、抵抗R7と、コンデンサC6と、スイッチS7とによって構成されているミラー積分回路MIに供給される。

ミラー積分回路MIは、それのスイッチS7がオンの状態のときには増幅器A6の入出力間が短絡されているために積分動作は行なわず、スイッチS7がオフの状態となされたときに、減算回路SUBからの出力信号、すなわち、レチヤンセル信号の傾斜情報を積分して、レチヤンセル信号の1標本化周期と対応する直線補間信号を生成して加算回路ADDに与える。図示の例において、加算回路ADDとしては増幅器A7と抵抗R8～R10などによって構成されているものが用いられている。

そして、前記した加算回路ADDでは、前記し

た第3のサンプルホールド回路SH3からの出力信号と、前記したミラー積分回路MIからの直線補間信号とを加算して出力端子8に出力する。

前記したミラー積分回路MIにおけるスイッチS7は、FM復調信号中にパルス性雑音が生じて信号中のパルス性雑音の存在期間に對して直線補間を行なうようになされる場合だけにオフの状態とされ、その他の期間においてはオンの状態にされるのであり、このようなスイッチS7のオン、オフの制御は、制御信号発生回路SPGで発生される制御信号によって行なわれる。

それにより、信号中にパルス性雑音が生じる直前における入力信号の情報を示している第3のサンプルホールド回路SH3の出力信号と、信号中からパルス性雑音がなくなつた状態の直後における入力信号の情報を示している第4のサンプルホールド回路SH4の出力信号とによって発生された傾斜情報を基づいて、前記した入力信号に対する直線補間信号を生成させて、パルス性雑音が混入されている信号に対する直線補間を行ない、良

好に雑音の低減が行なわれた信号を得るようにすることができる所以である。なお、パルス性雑音が混入されている信号に対する直線補間動作については、制御信号発生回路SPGについての説明が行なわれた後に、制御信号発生回路SPGで発生される各種パルスとの関連において再び行なわれている。

次に、第4図及び第5図などの各図も参照して、制御信号発生回路SPGの構成例についての説明を行なう。第4図において、PL1はフェーズ・ロックド・ループであり、このフェーズ・ロックド・ループPL1は、FM復調信号が入力されることによつて、FM復調信号に含まれているバイロット信号に同期した304kHzのパルスを出力する。

前記してフェーズ・ロックド・ループPL1からの出力パルスは、4個の1/2分周器D1V1, D1V2, D1V3, D1V4が継続接続されることによつて構成されている分周部で分周される。前記の分周部から得られる各種のパルスに基づいて、アンド回路ANDa～ANDd, G1～G12, D

型フリップフロップ DFF1～DFF10、 NAND 回路 N1～N4 などで構成されている回路配置からは、 第5図に示されているような各種のパルスが発生される。

すなわち、 前記した分周部における 1/2 分周器 D1V1～D1V3 に対して、 第4図示のような接続態様で設けられているアンド回路 ANDa～ANDd からは、 第5図中に示すパルス H1, H2, H3, H4 が output されるが、 前記したアンド回路 ANDa～ANDd からの出力パルス H1～H4 は、 互に 90 度づつ位相の異なる 19KHz のパルスである。

前記のパルス H1～H4 はアンド回路 G1～G12 及び D型フリップフロップ DFF1～DFF10 における所要のものへ与えられており、 また、 前記したアンド回路 G1～G12 の所定のものに対しては、 分周部における 1/2 分周器 D1V4 からの出力パルスも供給されるようになされている。

また、 前記した D型フリップフロップ DFF1, DFF6 のデータ端子 D には、 パルス性雜音の検出回路 ND で発生されたパルス性雜音の検出信号

の印加により所定のパルス巾のパルスを発生するようになされている單安定マルチブレーテ MM の出力信号が与えられている。

第4図においては、 第5図に示されている各種のパルスが、 第4図に示されている回路配置中のどの部分で得られるのかを明らかにするために、 第4図中の対応する部分に対して、 第5図に示されている信号名と対応する符号を付けている。

第4図において、 アンド回路 G1～G6 から出力されるパルス P1～P6 は、 既述した第3図中のブロック LA におけるサンプルホールド回路 SH1～SH4 へ供給されるべきサンプリングパルスであり、 また、 アンド回路 G7～G12 から出力されるパルス P11～P16 は、 第3図中のブロック RA 中に、 第3図中のブロック LA において、 SH1～SH4 として示されている如き 4 個のサンプルホールド回路と対応するものとして設けられている 4 個のサンプルホールド回路(第3図中には図示されていない)へ供給されるべきサンプリングパルスである。

第4図中において、 アンド回路 ANDa～ANDd からの出力パルス H1～H4 の内の所定のパルスがトリガパルスとして与えられている D型フリップフロップ DFF1～DFF10 における D型フリップフロップ DFF1 と D型フリップフロップ DFF6 とのデータ端子 D には、 既述のように單安定マルチブレーテ MM から出力された所定のパルス巾のパルスが供給されており、 一群の D型フリップフロップ DFF1～DFF5 からは、 FM 検調信号中にパルス性雜音が生じたときに、 第3図中でブロック LA として示されている回路配置に与えられるべき各種のパルスが発生され、 また、 一群の D型フリップフロップ DFF6～DFF10 からは、 FM 検調信号中にパルス性雜音が生じたときに、 第3図中でブロック RA として示されている回路配置に与えられるべき各種のパルスが発生されるようになされている。

さて、 何等かの原因で発生されたパルス性雜音が混入している FM 放送波を、 FM 受信機で受信したときには、 前記した放送波中に混入している

パルス性雜音と対応して、 FM 受信機におけるステレオ復調器の出力側に現われる復調出力は、 FM 受信機におけるフロントエンドからステレオ復調器までの信号伝送路の周波数帯域巾が有限であるために、 略々 40μs 程度の時間巾を有するパルスとなるが、 FM 復調出力信号中にバイロット信号の周期よりもパルス巾の短い前記した 40μs 程度の雜音パルスが存在していても、 その雜音パルスの存在期間はそれを良好に直線補間することができるのであり、 本発明の実施態様の場合には後述のように、 19KHz のバイロット信号の周期(約 5.23 マイクロ秒)までの時間巾の信号の欠落期間について、 信号に対する直線補間が良好に行なわれるようになされているのである。

すなわち、 第4図に示す制御信号発生回路 PS G において、 パルス性雜音の検出回路 ND からの出力パルスによってトリガされる單安定マルチブレーテ MM は、 バイロット信号の 1 周期と対応する時間巾 52.3μs よりも、 値かに長いパルス巾(例えば、 パルス巾 60μs) のパルス Pm を発生

信号 H1 が与えられている。

前記した一群の D 型フリップフロップ DFF1, DFF6 に与える(单安定マルチバイブレータ MM が常に一定なパルス巾のパルスを発生できるのであれば、单安定マルチバイブレータ MM から発生させるべきパルス Pm は、バイロット信号の 1 周期に等しい時間巾のパルスであつてもよい)。

一群の D 型フリップフロップ DFF1～DFF5 における D 型フリップフロップ DFF1～DFF3 のトリガ端子 T には、アンド回路 ANDb の出力信号 H2 が与えられ、また、一群の D 型フリップフロップ DFF1～DFF5 における D 型フリップフロップ DFF4～DFF5 のトリガ端子 T には、アンド回路 ANDc の出力信号 H3 が与えられ、さらに、一群の D 型フリップフロップ DFF6～DFF10 における D 型フリップフロップ DFF6～DFF8 のトリガ端子 T には、アンド回路 ANDd の出力信号 H4 が与えられ、さらにまた、一群の D 型フリップフロップ DFF6～DFF10 における D 型フリップフロップ DFF9～DFF10 のトリガ端子 T には、アンド回路 ANDe の出力

信号 H5 が与えられている。また、前記したパルス P22, P23 が 2 入力として与えられている NAND 回路 N1 からの出力パルス Pn1, 前記したパルス P21, P23 が 2 入力として与えられている NAND 回路 N2 からの出力パルス Pn2, 前記したパルス P26, P27 が 2 入力として与えられている NAND 回路 N3 からの出力パルス Pn3, 前記したパルス P25, P27 が 2 入力として与えられている NAND 回路 N4 からの出力パルス Pn4 などの各種パルスについても、第 5 図中に示されている。

NAND 回路 N2 から出力されるパルス Pn2 は、第 3 図中に示されているブロック LA におけるミラー積分回路 MI のスイッチ S7 のオン、オフ制御用の信号として用いられるのであり、また、ナ

ンド回路 N4 から出力されるパルス Pn4 は、第 3 図中に示されているブロック RA におけるミラー積分回路 (図示されていない) のスイッチのオン、オフ制御用の信号として用いられるのである。

また、前記したパルス P20, Pn1, 及びパルス P24, Pn3 などの各パルスは、後述のように、FM 恢復信号中にパルス性雜音が生じた時に、信号中にパルス性雜音が生じる直前における入力信号の情報を示している第 3 のサンプルホールド回路の出力信号と、信号中からパルス性雜音がなくなつた状態の直後における入力信号の情報を示している第 4 のサンプルホールド回路の出力信号とによって入力信号における傾斜情報を発生させて、入力信号に対する直線補間信号を生成させることができるように、サンプルホールド回路 SH3, SH4 に供給されるサンプリングパルスにおける所定のものを消去させるために用いられる。

次に、第 3 図乃至第 5 図を参照して、本発明の FM 放送波の受信に際してのパルス性雜音の低減装置の動作について説明する。

まず、FM 恢復信号中にパルス性雜音が生じていない期間においては、パルス Pn2(または、Pn4) がハイレベルの状態になつていて、既述もしたとおり、ミラー積分回路 MI におけるスイッチ S7 がオンの状態であるために、ミラー積分回路 MI から加算回路 ADD には信号が与えられず、したがつて、入力端子 7 に供給された信号は、回路中に用いられているサンプルホールド回路によつて、サンプルホールド回路における L 様本化周期よりも僅かに短かい時間の時間遅れが生じている状態のものとして出力端子 8 へ送出される。

入出力端子 7, 8 において信号に生じる前記の時間遅延 τ は、サンプルホールド回路 SH1, (SH2) に与えられるサンプリングパルス P1, (P2) と、サンプルホールド回路 SH3 に与えられるサンプリングパルス P3, (P4) との位相差をもとし、また、サンプリングパルス P1～P4 の繰返し周波数を f とすると、

$$\tau = \frac{360 - \phi}{360f} \times 10^4 (\mu s)$$

のように扱われるものであり、今、サンプリングパルス P1～P4 の繰返し周波数 f を 19KHz とし、また、サンプリングパルス P1, (P2) と、サンプリングパルス P3, (P4) との位相差 τ を、第 5 図示の例のように 45 度とすると、時間遅延量 τ は、 $46.1 \mu s$ となる。

次に、FM 復調信号中にパルス性雜音が生じた状態における本発明の FM 放送波の受信に際してのパルス性雜音の低減装置の動作について説明すると、FM 復調信号中にパルス性雜音が生じた状態においては、パルス性雜音が信号に混入した時点に、パルス性雜音の検出回路 ND では検出信号を発生し、それが単安定マルチバイブレータ MM に与えられると、単安定マルチバイブレータ MM からは、所定のパルス巾のパルス Pm が発出され、そのパルス Pm は、一群の D 型フリップフロップ DFF1～DFF5 と、一群の D 型フリップフロップ DFF6～DFF10 における D 型フリップフロップ DFF1, DFF6 の各データ端子 D に与えられるのである。

与えられる。

第 5 図に示す波形図では、時刻 T0 から Ta までの間に、FM 復調信号中にパルス性雜音が生じた場合の例を示している。パルス性雜音が信号に混入した時点 T0 にパルス性雜音の検出回路 ND では検出信号を発生し、それにより單安定マルチバイブレータ MM からは時刻 T0 より所定のパルス巾(既述した例では $50 \mu s$) のパルス Pm が発生して、それが一群の D 型フリップフロップ DFF1～DFF5 と、一群の D 型フリップフロップ DFF6～DFF10 における D 型フリップフロップ DFF1, DFF6 の各データ端子 D に与えられるのである。

第 5 図に示してある設例において、パルス性雜音が生じているとされている期間 T0～Ta 中に、入力端子 7 に供給された FM 復調信号は、制御信号発生回路 SPG で時刻 T1 に発生されたサンプリングパルス P1 によって、サンプルホールド回路 SH1 においてサンプルホールドされるとともに、制御信号発生回路 SPG で時刻 T3 に発生さ

れたサンプリングパルス P2 によって、サンプルホールド回路 SH2 においてサンプルホールドされるが、前記した時刻 T1 及び時刻 T3 にそれぞれサンプルホールド回路 SH1 及びサンプルホールド回路 SH2 でサンプルホールドされた信号は、雜音が生じている期間の信号であるから、この信号がそのまま出力される場合には、雜音によって妨害された状態の信号が出力されてしまうことになる。

ところが、本発明のパルス性雜音の低減装置では、前記した時刻 T1 及び時刻 T3 にそれぞれサンプルホールド回路 SH1 及びサンプルホールド回路 SH2 でサンプルホールドされた信号が、サンプルホールド回路 SH3 やサンプルホールド回路 SH4 などでサンプルホールドされることがないよう、時刻 T4 に発生されるサンプリングパルス P3 や、時刻 T6 に発生されるサンプリングパルス P4 などがサンプルホールド回路 SH3 に供給されないようにするとともに、時刻 T7 に発生されるサンプリングパルス P5 がサンプルホールド

ド回路 SH4 に供給されないように、サンプリングパルスに対する消去が行なわれるようになってい

る。FM 復調信号にパルス性雜音が混入した状態で行なわれる前記のようなサンプリングパルスに対する消去動作は、一群の D 型フリップフロップ DFF1～DFF5 と NAND 回路 N1 とからなる回路配置から得られるパルス P20, Pn1(一群の D 型フリップフロップ DFF6～DFF10 と NAND 回路 N3 とからなる回路配置から得られるパルス P21, Pn2, G3, G4, G5, G6, G7, G8, G9, G10, G11, G12) によって容易に実現できる。

また、本発明装置では信号中に雜音が混入した期間に対して行なわれるべき直線補間用の信号が、信号に雜音が混入した期間 (T0～Ta) の直前の標準化周期における信号(第 5 図示の例では時刻 T2 に第 3 のサンプルホールド回路 SH3 で、サンプリングパルス P4 によってサンプルホールドされた信号……この信号は時刻 T0 以前にサンプルホールド回路 SH2 でサンプルホールドされて

いた信号である)と、信号に雑音が混入していた期間が終了した直後の標本化周期における信号(第5図示の例では時刻T5にサンプルホールド回路SH4でサンプリングパルスP5によってサンプルホールドされた信号である)とによって得られた傾斜情報を基づいてミラー積分回路MIで生成されるので、パルス性雑音の混入によって欠落した信号の部分に対する直線補間も極めて良好な状態で行なわれるのである。

第5図示の例において、ミラー積分回路MIは、そのスイッチS7がパルスPn2によって時刻T5から時刻T8までの期間に積分動作を行なつて、直線補間用の信号を生成しているのである。

なお、第5図中のA, B, C, Dなどは、第4図中でA～Dによって示している部分の信号波形であり、また、E7, E6, E9, E10などは、第3図中に同じ符号で示してある部分の信号波形である。また、第5図中に想像線で示してある波形は、信号中にパルス性雑音が混入していなかつたとした場合に得られる波形を参考のために示したもので

である。

(効 果)

以上、詳細に記載したところから明らかなように、本発明のFM放送波の受信に際してのパルス性雑音の低減装置は、予め定められた繰返し周波数を有している第1のサンプリングパルスが供給されることによりサンプルホールド動作を行なう第1のサンプルホールド回路と、前記した第1のサンプリングパルスと同一の繰返し周波数を有しているとともに、前記した第1のサンプリングパルスとは異なる位相を有している第2のサンプリングパルスが供給されることによりサンプルホールド動作を行なう第2のサンプルホールド回路とに、FM復調器の出力信号として得られるパルス性雑音を含む入力信号を与えて入力信号をサンプルホールドする手段と、前記した第1, 第2のサンプルホールド回路の出力信号を交流結合手段を介して、前記した第1, 第2のサンプリングパルスよりも、それぞれ僅かだけ位相が進んでいる第3, 第4のサンプリングパルスが供給されること

によりサンプルホールド動作を行なう第3のサンプルホールド回路、及び前記した第1, 第2のサンプリングパルスが供給されることによりサンプルホールド動作を行なう第4のサンプルホールド回路とに与えてサンプルホールド動作を行なわせる手段と、前記した第3のサンプルホールド回路の出力信号を加算回路に対してそれの方信号として供給する手段と、前記した第3のサンプルホールド回路の出力信号と第4のサンプルホールド回路の出力信号との差によって、入力信号における傾斜情報を発生させる手段と、信号中にパルス性雑音が生じる直前ににおける入力信号の情報を示している第3のサンプルホールド回路の出力信号と、信号中からパルス性雑音がなくなつた状態の直後における入力信号の情報を示している第4のサンプルホールド回路の出力信号とによって発生された傾斜情報を基づいて、前記した入力信号に対する直線補間信号を生成させる手段と、前記した直線補間信号を前記した加算回路へ、それの他方入力信号として与える手段と、入力信号からパ

ルス性雑音を検出する手段と、入力信号中の特定な周波数成分に同期した状態の各種のサンプリングパルスや制御パルスを発生させる手段とを備えてなるものであるから、従来のパルス性雑音の減少回路で生じたような問題点のないパルス性雑音の低減装置を容易に提供することができる。

すなわち、本発明のFM放送波の受信に際してのパルス性雑音の低減装置では、バイロット信号に同期したサンプリングパルスによりサンプルホールド動作を行なうサンプルホールド回路により、左、右の各チャンネルの信号を個別にステレオ復調して、各チャンネル信号に新らたなバースト状の雑音が付加されるようなくし、また、サンプルホールド回路によってステレオ復調された信号中に直流分として現われているバイロット信号成分などを、交流結合手段によって除去することにより、パルス性雑音が周期性を有する場合でも、それとFM復調信号中の副搬送波やバイロット信号などとの干渉により、可聴周波数帯にビートダウンした信号成分が、再生信号の品質を著

特開昭59-182641 (11)

ーズ・ロックループ、D1V1～D1V4…1/2
分周器、ANDa～ANDd, G1～G12…アンド
回路、N1～N4…ナンド回路、DFF1～DFF1
0…D型フリップフロップ、

特許出願人 日本ビクター株式会社

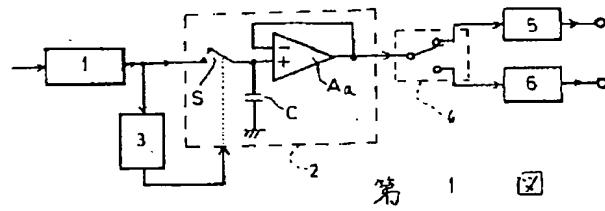
代理人 今間 学 生

るしく劣化させる、というようなことも起こらず、
さらに、パルス性雑音が信号に混入して生じる信号
の欠落期間には、直線補間が良好に行なわれる
のであり、本発明のFM放送波の受信に際しての
パルス性雑音の減少回路においては、既述した従
来のパルス性雑音の減少回路で問題となつた点は
すべと良好に解消できるのである。

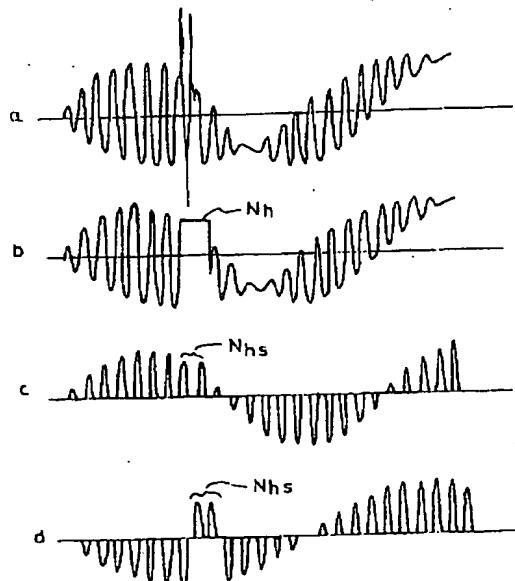
4. 図面の簡単な説明

第1図は従来のパルス性雑音の減少回路のプロ
トク図、第2図及び第5図は動作説明用の波形図、
第3図は本発明のFM放送波の受信に際してのパ
ルス性雑音の低減装置の一実施態様のプロトク図、
第4図は制御信号発生回路の一例構成のものプロ
トク図である。

1, 7…入力端子、8, 9…出力端子、SPG
…制御信号発生回路、SH1～SH4…第1～第4
のサンプルホールド回路、ACC…交流結合手段、
SUB…減算回路、MI…ミラー積分回路、AD
D…加算回路、ND…パルス性雑音の検出回路、
MM…单安定マルチバイブレータ、PLI…エ



第 1 図



第 2 図

